

Kookboek der electrotechniek

Rick van Rein

Electrotechnici zijn, volgens mijn eigen ervaring, goede koks. Ze kunnen prima bakken en braden, maar dat is ook geen wonder, want ze krijgen dat met de paplepel ingegoten. In de modern ogende aanbouw aan het EL-gebouw bevindt zich het MESA-instituut, dat in samenwerking met EL onderzoek doet naar het bakken van chips. We zullen hier, na een korte inleiding in de halfgeleider-elektronica, bespreken hoe IC's worden geproduceerd.

Silicium als rock bottom

Elektronica wordt gebouwd met behulp van halfgeleiders. Een halfgeleider is een soort materiaal dat beter geleidt dan een isolator, maar niet zo goed als een metaal. Dat komt doordat er weinig elektronen vrij kunnen bewegen in een halfgeleider. Normaal gesproken zou elk elektron aan een plaats in een baan rond een atoomkern moeten zitten, maar er is slechts weinig energie nodig om het elektron vrij te maken. Warmte, rond kamertemperatuur, doet dit al enigszins, zodat bij kamertemperatuur al halfgeleiding optreedt.

Een voorbeeld van een halfgeleider is silicium (Si). Dit materiaal heeft in de buitenste elektronenbaan vier elektronen, en strikt genomen heeft een silicium-atoom, door een covalente binding met zijn burens, acht elektronen in die buitenste schil, en daarmee is dus een stabiele situatie bereikt, namelijk de edelgasconfiguratie.

De grap is, dat halfgeleidermaterialen interessant worden op het moment dat dit

ideaalgedrag wordt verstoord. Door atomen in te brengen met in de buitenste schil niet vier, maar drie of vijf elektronen, ontstaat een structuur met een tekort resp. teveel aan elektronen. Deze verontreinigde varianten heten van het P-type resp. het N-type te zijn. Men spreekt van P-Si en N-Si. Hiervoor wordt meestal gebruik gemaakt van Bohr (B) met drie elektronen in de buitenste schil, of van Fosfor (P) met vijf elektronen.

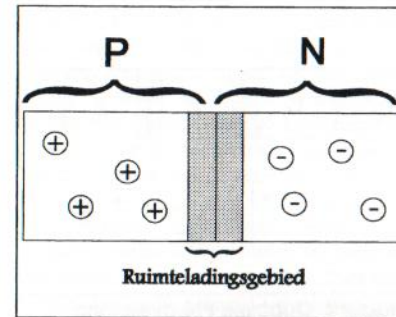
Het gebrek aan elektronen in het P-Si hebben een aparte naam gekregen, namelijk *gaten*. Een gat kan net als een elektron bewegen, doordat een elektron die in een gat springt ergens anders een gat openlaat, dat dan weer gevuld moet worden, enzovoort. Gaten en elektronen die vrij kunnen bewegen vallen onder de verzamelnaam *vrije ladingdragers*. Gaten en elektronen hebben, door hun tegengestelde lading (positief resp. negatief) een tegengestelde bewegingsrichting.

Door allerlei energetische invloeden, bijvoorbeeld thermische - of lichtenergie kan een elektron genoeg energie krijgen om uit zijn ba(a)n los te raken en vrij te

bewegen in het silicium. Daarbij ontstaat niet alleen een vrij elektron, maar ook een gat op de plaats waar het elektron eerst zat. Dit proces staat bekend als *generatie*. Het omgekeerde, een gat en een elektron die samengaan, dus een elektron dat een plaats inneemt in een baan waarbij dus ook een gat verdwijnt, heet *recombinatie*.

Enige halfgeleidercomponenten

We zullen eerst een paar componenten bespreken voordat we overgaan op de manier waarop ze worden geconstrueerd. Het is even doorblijven, maar dan is straks duidelijker waarom die EL-ers zo graag laagjes willen bouwen.



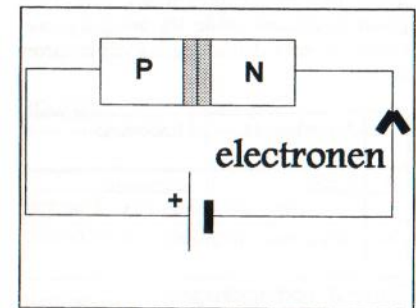
Figuur 1 PN-overgang in rust

Omdat we nu P-materiaal hebben, dat elektronen wil aantrekken en N-materiaal dat elektronen wil afstaan, gebeurt er iets aparts als we ze met elkaar in contact brengen. Elektronen verhuizen van het N-Si naar het P-Si, over de zogenaamde *PN-overgang*. Natuurlijk wordt daarmee wel gezorgd dat de edelgasconfiguratie ontstaat bij enkele atomen, maar tegelijk zal het N-Si meer protonen dan elektronen bevatten na deze transfer, en voor het P-Si net

andersom. Er worden dus ook weer elektronen teruggetrokken/geduwd. Bijgevolg zal alleen in het gebied rond de PN-overgang, het zogenaamde *ruimteladingsgebied*, een edelgasconfiguratie ontstaan. Zie ook figuur 1.

Stel dat je een spanning aanlegt op de PN-overgang, zoals in figuur 2. Dan wordt de N-kant, die toch al graag elektronen wilde afstaan, overvoerd met extra elektronen. Vanwege deze onverwachte aanvoer van elektronen wordt het evenwicht tussen edelgasconfiguratie-verlangen en terugtrekken verstoord. Er wordt minder teruggetrokken, zodat een elektronenstroom ontstaat van de N-kant naar de P-kant. Zie daar: de PN-overgang geleidt.

Draai nu de spanning om. Dan ga je aan de P-kant extra elektronen toevoeren, en wederom wordt het evenwicht verstoord, alleen komen er nu zo veel elektronen aan de P-kant, dat het terugduwen sterker wordt. De geleiding van elektronen wordt dus tegengewerkt. De PN-overgang geleidt niet.



Figuur 2 PN-overgang onder spanning

De PN-overgang is dus bereid elektronen van N naar P te laten lopen, maar niet andersom. Dit staat bekend als een *diode*.

Stel dat een diode geleidt, dan kunnen elektronen in het N-Si doorbreken naar het P-Si. Tegelijk kunnen gaten uit het P-Si doorbreken naar het N-Si, want gaten en elektronen hebben altijd een tegengestelde bewegingsrichting. Toch nemen we dat niet waar. Wat blijkt: in het ruimteladingsgebied vindt recombinatie plaats tussen de stromen gaten en elektronen.

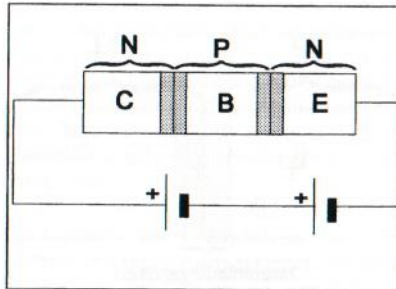
Stel je voor, je bent een elektron in het N-Si. Je bent daar met vele anderen, want de verontreiniging met fosfor heeft een overvloed aan vrije elektronen geleverd. Door temperatuur etc. zijn er ook wel gaten, maar die zijn veel lager in aantal, het fosfor is alomvertegenwoordigd in vergelijking daarmee. Je zult dus niet zo snel recombineren. Dan breek je op een goede dag door naar het ruimteladingsgebied, en je betreedt het P-Si. Daar is de situatie net andersom, je bent als elektron sterk in de minderheid t.o.v. de gaten. Dus recombiner je erg snel. Hoe groter de afstand tot de PN-overgang, hoe kleiner de kans dat je nog als vrij elektron bestaat.

| | Meerderheid | Minderheid |
|---|-------------|------------|
| P | gaten | elektronen |
| N | elektronen | gaten |

Figuur 3 Ladingdragers

De vrije ladingdragers die in de meerderheid zijn, heten volkomen logisch *meerderheidsladingdragers*. Evenzo zijn er *minderheidsladingdragers*. Zie figuur 3.

Plaats nu twee PN-overgangen tegen elkaar aan en plaats daar spanningen op zoals in figuur 4 is gedaan. Dan is de overgang van C naar B een diode, zoals we die al zagen. Deze diode spert. De overgang van B naar E is ook een diode, maar deze geleidt. In die overgang ontstaat een ruimteladingsgebied, en als de PN-overgang BE geleidt, dan stromen minderheidsladingdragers in de vorm van elektronen bij het B-gebied binnen. In een diode recombineren die, maar stel nu eens dat je een heel smal B-gebied hebt. Dan kunnen de elektronen niet snel genoeg recombineren, en ontstaat een elektronenstroom richting de sperrende PN-overgang CB. Die raakt hierdoor helemaal in de war.



Figuur 4 Dubbele PN-overgang

De PN-overgang merkt dus dat er aan één kant meer minderheidsladingdragers ontstaan, in dit geval dus elektronen in het B-gebied. De meerderheidsladingdragers in het B-gebied zijn opeens iets minder in de meerderheid. Daardoor wordt ook de PN-laag afgebroken, hij spert minder. Dus gaat hij meer geleiden, en komt er een stroom van C naar B op gang. De toevoer ('*injectie*') van minderheidsladingdragers in het B-gebied brengt een sperrende PN-overgang tot geleiding.

Deze component heet een (bipolaire) *transistor*. De B is, omdat hij zo belangrijk is, *basis* genoemd, de E heet de *emitter*, omdat hij ladingdragers de basis inzendt, en de C staat voor *collector*, omdat daar de doorgedraafde minderheidsladingdragers uit de basis in worden verzameld. Dit is een NPN-transistor.

Planaire technologie

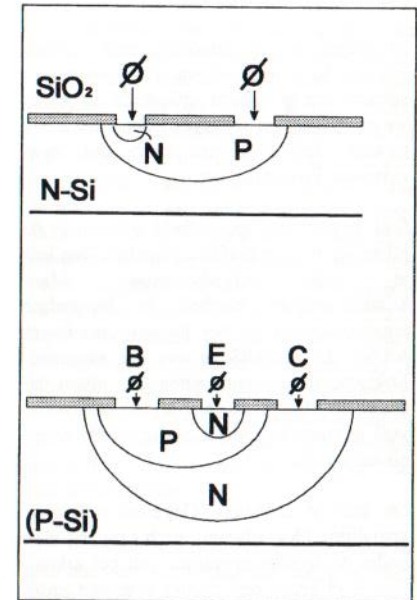
IC's worden opgebouwd uit laagjes, een aanpak die als de *planaire technologie* te boek staat. Als voorbeeld van twee onderwerpen in planaire technologie dient figuur 5, met daarin links een diode en rechts een NPN-transistor. Merk op, dat de P- en N-gebieden overeenkomen met de figuren 2 en 4. Het ziet er nu heel anders uit, maar het blijft dezelfde structuur houden. Merk verder op dat het nog steeds belangrijk is dat de basis, de P-laag in het midden van de transistor, zo klein mogelijk moet zijn, om de recombinatie van gaten en elektronen in de basis te minimaliseren.

De planaire technologie bouwt op dergelijke wijze componenten, en hoeft ze dan alleen nog maar te verbinden. Daarvoor wordt aluminium gebruikt, een metaal dat zich laat opdampen in vacuüm, en dat een redelijke geleidbaarheid heeft.

De IC-productie werkt veel met *etsen*, en staat dan ook grofweg bekend als 'chips etsen'. Dit gebeurt als volgt: je brengt een laag aan op de plak, en legt daar een laag foto-resist overheen. Die belicht je dan met de juiste lichtkleur door een masker met het gewenste patroon heen, waarna een deel van de foto-resist bij het ontwikkelen wegvalt. Je hebt nu het omgekeerde van het gewenste patroon bovenop de laag staan.

I/O Vivat

De volgende stap is dan het etsen met een zuur dat niet de foto-resist aantast, maar wel de laag eronder. Het etsen gebeurt door bepaalde voorzorgsmaatregelen bijna alleen verticaal. Nadat het etsen is afgerond, en er geen ongewenste materialen meer op de chip zitten, kan de foto-resist worden afgebeten. Om te voorkomen dat reststoffen op de chip blijven plakken wordt de chip gespoeld in (gedestilleerd) water, waarna hij gedroogd wordt.



Figuur 5 Voorbeelden van planaire technologie

Kristalgroei

Voordat je laagjes op een schijfje silicium kunt leggen, moet dat schijfje eerst gemaakt worden. Dit gebeurt door een kristalgroei

proces. Dat proces produceert staven silicium van een gegeven dikte, die met een laserstraal in plakken van een halve millimeter dikte worden gezaagd, waarna deze worden gepolijst.

De silicium plakken moeten een perfect kristalrooster hebben, omdat anders op onregelmatige plekken onverwachte dingen gebeuren met vrije ladingdragers. Dit is een groot probleem, maar er bestaan twee populaire oplossingen voor.

Uitgangspunt is stevast zeer zuiver silicium. Er wordt weleens trots gezegd dat silicium een goedkope grondstof is, omdat we er woestijnen vol mee hebben, maar we moeten dan nog wel even dat zand zuiveren. En dat is duur.

Stel, je giet een hoeveelheid silicium in de juiste vorm en je laat het afkoelen. Dan heb je géén kristalstructuur. Maar kristalstructuren hebben de bijzondere eigenschap dat ze het hoogste smeltpunt hebben dat mogelijk is met dat materiaal. Logisch: de atomen zitten erg dicht bij elkaar en trekken elkaar heel erg aan, zodat veel thermische energie nodig is om ze uit elkaar te rukken.

Dit kun je uitbuiten. Gegeven ons niet-kristallijne blok silicium, verhit dit tot vlak onder de smeltemperatuur van het kristal. Dan is er maar één manier over om vaste stof te worden, en dat is het aannemen van de kristalstructuur. Hiertoe wordt een stukje kristallijn silicium in de vloeistof gedoopt, en dan zetten zich daar langzaam steeds meer atomen aan vast in de juiste kristalstructuur. Door het hete gebied langzaam vanaf het beginstukje (de *seed*) naar het andere uiteinde van de staaf te bewegen, eindigt het geheel als één

kristal. Ooit een kristal van enige tientallen kilo's ontmoet? Ze bestaan! De hier beschreven aanpak staat bekend als de *floating zone* methode.

Er bestaat een andere, iets betere methode, genaamd *crystal pulling*. Deze methode gaat uit van een bad vloeibaar silicium, waar een *seed* in wordt gehangen die ronddraait. Door deze seed langzaam uit het bad te trekken, ontstaat wederom een groeiend kristal.

Epitaxy

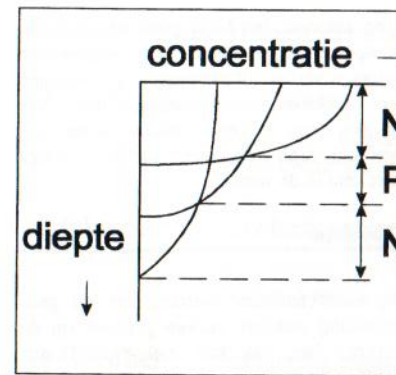
Epitaxy is het proces waarbij een nieuwe laag wordt opgedampt. Dit werkt op basis van dezelfde principes als het hierboven beschreven groeiproces van kristallen.

Men leidt voor epitaxy een gas over de (verhitte) chip, en dat gas reageert op de chip en zet zich daarop af. Met name als het gas iets heter is dan de chip, werkt dit erg goed. Zo ontstaat langzaam maar zeker een nieuwe laag, die de kristallijne structuur van de siliciumplak netjes overneemt. Dit werkt ook wanneer de nieuwe laag een andere stof is dan de onderliggende laag. Op deze wijze kan dan ook perfect een laag siliciumdioxide (SiO_2) worden opgedampt. SiO_2 , of glas, is een zeer goede isolator.

Epitaxy is een erg dure techniek omdat er veel tijd voor nodig is. Liever duikt men in de chip die er al is. Vandaar dat er andere technieken bestaan om een deel van een IC anders te maken dan de rest.

Diffusie

Diffusie is een erg goedkope techniek omdat hij uitvoerbaar is met vele chips tegelijk. Net als bij epitaxy leiden we een gas over de chip, maar ditmaal is dat een stof die chemisch met de chip gaat reageren. Een bekend voorbeeld is O_2 , zuurstof, om in reactie met het Si van de chip te komen tot SiO_2 , een isolator. Door de hitte zijn de atomen beweeglijk, en zal de zuurstof ook dieper in het silicium dringen dan alleen het oppervlak.



Figuur 6 Concentratieprofiel NPN m.b.v. diffusie

Door gebruikmaking van diffusie kunnen ook bohr (B) en fosfor (P) op deze wijze ingebracht worden om P- en N-gebieden te vormen. Hiervoor wordt vaak gewoon een hoeveelheid van die stoffen op de chip 'gelegd', gewoon erbovenop, om door verhitting de deeltjes te verdelen over een groter dieptebereik. Deze verontreinigingen stoten zich van elkaar af, zodat het zich redelijk verdeelt. De bereikte diepte en verdelingsfunctie is natuurlijk sterk

afhankelijk van temperatuur en tijdsduur van deze verhittingsstap, die *diffusie* heet.

Het is bijvoorbeeld mogelijk om, zoals in figuur 6, driemaal te diffunderen om een N-, P- en N-laag te krijgen. Waar bohr in de meerderheid is, hebben we een P-gebied, en andersom.

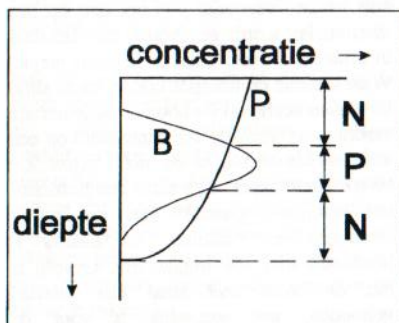
Ion implantatie

Een techniek die iets soortgelijks als diffusie probeert mogelijk te maken, is ion implantatie. Deze techniek maakt gebruik van het feit dat een ion een geladen deeltje is, en dat het daardoor in een spanningsveld kan worden versneld. Als het dan op een siliciumplak wordt geschoten, kan het daar in schieten tot een goed te bepalen diepte. Waar diffusie de hoogste concentratie altijd bovenaan heeft, zal de hoogste concentratie verontreinigingen bij ion implantatie op een vastgestelde diepte in de plak zitten. Zie bijvoorbeeld figuur 7, waarin een transistor iets handiger is gemaakt: eerst een laag N inschieten met diffusie, en daarna P inschieten met ion implantatie. Gevolg is dat de basis heel smal kan worden gehouden, wat wenselijk is voor de transistorwerking.

Het is indrukwekkend om de apparatuur te zien die voor ion implantatie nodig is. Niet alleen gaat het hier om hoogspanning (megavolts), maar ook moet het proces plaatsvinden in het luchtdiedige, omdat anders botsingen en chemische reacties kunnen optreden die het proces ten nadele beïnvloeden.

Al dat geweld heeft echter ook een zeer vandalistisch gevolgd, want de IC-plak wordt wreed uit zijn kristalstructuurtje

gerukt. Het komt helemaal door elkaar heen te liggen. Daarom moet de plak weer verhit worden, zodat de kristalstructuur wordt hersteld. Dit proces heet *annealing*. Omdat bij verhitting wederom diffusie optreedt, zullen de aangebrachte structuren inzakken als een zandkasteel wanneer een vrachtwagen voorbij de zandbak dendert. Ze worden minder scherp afgetekend, de basis wordt breder, etc. Dat willen we niet. Met *rapid thermal annealing* gaat dit redelijk: een laserstraal of andere hoog-energetische straal tast de hele chip af, en verhit hem plaatselijk supersnel voor heel even. Dit heeft minimale diffusie tot gevolg, maar het annealingsproces wordt toch volbracht.



Figuur 7 Concentratieprofiel NPN m.b.v. ion implantatie

Nadeel van ion implantatie is de ongeschiktheid voor massaproductie. DE chips moeten stuk voor stuk worden beschoten, en ook nog een ruimte die luchtledig moet zijn. Dat is erg lastig in een lopende band te integreren. Verder is de apparatuur bijzonder duur, vanwege de luchtledigheid, de hoge spanningen en de daaruit voortvloeiende veiligheidsmaatregelen.

Conclusie

Ook al is het interessant om eens het productieproces van een IC te bekijken, mogen we ons gelukkig prijzen dat we er desgewenst van kunnen abstraheren.

Een productieproces is erg complex, en het ontwerpen daarvan vergt dan ook vaak jaren van experimenten met simulatie-software. Draait het proces eenmaal, dan wordt er ook niet zomaar iets aan bijgesteld.

Hoe dan ook, het blijkt goed mogelijk om complexe gedragingen van componenten samen te stellen uit elementaire gedragingen van elektronen en ionen/atomen. We mogen, denk ik, gerust stellen dat het hier een stuk high-tech betreft dat zijn weerga niet kent in de wereld.

Literatuur

Bij electrotechniek worden, het zal geen verbazing wekken, vakken gegeven op dit gebied. Het vak dat zich vooral met deeltjes-bewegingen en componentenbouw bezig houdt is het vak *halfgeleiderdevices*, een vak waarbij het boek *Device electronics for Integrated Circuits - Muller & Kamins* wordt gebruikt.

Een ander vak is *IC-technologie*, en gaat over de manier waarop IC's worden geproduceerd, en wordt gegeven aan de hand van het boek *Semiconductor devices, physics and technology - Sze*. Met name dit laatste boek behandelt de hier besproken technieken in detail.

Agenda

28 September Wisselingsborrel

Kom om vijf uur naar het INF gebouw en leer het nieuwe bestuur van *Inter-Actief* kennen onder het genot van gratis consumpties en de gebruikelijke versnaperingen. Besturen van verscheidene studieverenigingen uit het hele land zullen aanwezig zijn. De manier om nieuwe mensen te leren kennen!

5 Oktober Bols-/Hooghout excursie

5 Oktober Klaverjas avond

Vanaf 20:00 in de kegelbar in de Bastille. Kosten f 1,-. Inschrijft hangt bij de I/A kamer. Wie worden de nieuwe kampioenen van *Inter-Actief*?

12 Oktober Grolsch excursie

8:45 Vertrek van de fietsenstalling bij het INF-gebouw. Gegarandeerd veel lol. Inschrijven bij de I/A kamer

12 Oktober Excursie naar Shell

Haast je als je mee wilt. Nog een paar plaatsen vrij. Inschrijven bij de I/A kamer

28 Oktober OV-kroegen-dropping

OV is nog geldig, dus geniet voor de laatste keer